

EPODOC / EPO

PN - JP3270504 A 19911202
TI - EQUIVALENT AMPLIFIER CIRCUIT FOR OPTICAL RECEIVER
PA - FUJITSU LTD
PD - 1991-12-02
PR - JP19900071225 19900320
OPD - 1990-03-20
IC - H03F1/42

WPI / DERWENT

PN - JP3270504 A 19911202 DW199203 000pp
TI - Received-signal amplifier for optical communication system - varies bandwidth of amplifier according to bit rate of input optical signal NoAbstract Dwg 1/2
PA - (FUIT) FUJITSU LTD
PR - JP19900071225 19900320
OPD - 1990-03-20
IC - H03F1/42

PAJ / JPO

PN - JP3270504 A 19911202
PD - 1991-12-02
AP - JP19900071225 19900320
IN - KUNII MASAKI
PA - FUJITSU LTD
TI - EQUIVALENT AMPLIFIER CIRCUIT FOR OPTICAL RECEIVER
AB - PURPOSE: To adjust automatically a band width in response to a change in a bit rate of an optical signal and to obtain an output of a prescribed level by providing an automatic gain control amplifier correcting a level fluctuation of an output signal of a band width variable preamplifier and obtaining an output of a prescribed level to the circuit.
- CONSTITUTION: A peak detection circuit 29 detecting a peak of an output signal of a preamplifier 26 connects to the peak detection circuit 29 and its output connects to a gain control input terminal of a main amplifier 27. A bit rate detection circuit 28 generates a voltage in response to a bit rate of an output signal of the preamplifier 26. Since a resistance of a variable resistive element 25 varies with a voltage applied thereto and a feedback quantity of the preamplifier 26 is changed, the band width and the gain result in a change. The peak detection circuit 29 detects a level fluctuation attended with a gain change based on the peak of the output signal and gives the result of detection to a gain control terminal of the main amplifier 27. The main amplifier 27 controls the level of the output signal to be made constant input terminal the signal given to the gain control terminal.

THIS PAGE BLANK (USPTO)

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平3-270504

⑮ Int. Cl.⁵

H 03 F 1/42

識別記号

庁内整理番号

7239-5 J

⑬ 公開 平成3年(1991)12月2日

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 光受信器の等価増幅回路

⑯ 特 願 平2-71225

⑰ 出 願 平2(1990)3月20日

⑱ 発 明 者 国 井 昌 樹 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁理士 古谷 史旺

明 細 書

1. 発明の名称

光受信器の等価増幅回路

2. 特許請求の範囲

(1) 制御信号に応じて帰還抵抗値を可変し、入力信号の帯域幅を設定する帯域幅可変前置増幅器(11)と、

前記入力信号のビットレートを検出し、そのビットレート情報を前記帯域幅可変前置増幅器(11)の制御信号として出力するビットレート検出手段(13)と

を備えた光受信器の等価増幅回路において、

前記帯域幅可変前置増幅器(11)の出力信号のレベル変動分を補正して一定レベルの出力を得る自動利得制御増幅器(15)を備えた

ことを特徴とする光受信器の等価増幅回路。

3. 発明の詳細な説明

(概 要)

光通信システムにおいて、受光器から与えられる信号を増幅する光受信器の等価増幅回路に関し、

光信号のビットレートの変化に応じて帯域幅を自動調整すると共に、一定レベルの出力を得ることを目的とし、

制御信号に応じて帰還抵抗値を可変し、入力信号の帯域幅を設定する帯域幅可変前置増幅器と、入力信号のビットレートを検出し、そのビットレート情報を帯域幅可変前置増幅器の制御信号として出力するビットレート検出手段とを備えた光受信器の等価増幅回路において、帯域幅可変前置増幅器の出力信号のレベル変動分を補正して一定レベルの出力を得る自動利得制御増幅器を備えて構成される。

(産業上の利用分野)

本発明は、光通信システムにおいて、受光器から与えられる信号を増幅する光受信器の等価増幅

回路に関する。

〔従来の技術〕

光通信システムの光受信器では、受光器から与えられる信号が等価増幅器に与えられ、所定レベルの信号に変換される。このような等価増幅器では、その初段に負帰還回路を有する前置増幅器が設けられ、動作の安定化がはかられると共に、所定の帯域幅に応じた帰還量が設定される。また、従来、この帰還量は固定設定された帰還抵抗値により決定され、等価増幅回路の帯域幅は一定であった。

ところで、光通信システムでは、伝送データの情報量その他に応じた最適なビットレートで伝送データを授受することが要求される。したがって、従来の等価増幅回路を利用してこのような要求に対応するために、帰還抵抗器としてPINダイオードその他の可変抵抗素子を用い、信号のビットレートに応じてその可変抵抗素子を制御し、その帯域幅を自動的に変更する方法が採用されて

ビットレート検出手段13は、入力信号のビットレートを検出し、そのビットレート情報を帯域幅可変前置増幅器11の制御信号として出力する。

自動利得制御増幅器15は、帯域幅可変前置増幅器11の出力信号のレベル変動分を補正して一定レベルの出力を得る。

〔作用〕

本発明は、入力信号のビットレートが変わると、ビットレート検出手段13がそのビットレート情報を帯域幅可変前置増幅器11の制御信号として出力する。帯域幅可変前置増幅器11では、その制御信号に応じて帰還抵抗値を可変し、入力信号の帯域幅が設定される。一方、それに伴って利得が変化するので、その出力信号レベルに変動が生じる。自動利得制御増幅器15は、そのレベル変動分を補正して一定レベルの信号を出力する。

したがって、入力信号のビットレートに応じてその帯域幅を設定すると共に、一定レベルの出力信号を得ることができる。

いる(特願平1-334494(平成1年12月22日出願)、「自動帰還抵抗調整機能付き前置増幅器」)。

〔発明が解決しようとする課題〕

しかし、前置増幅器では、このように帰還抵抗値を変えると、帰還量の変化に連動して帯域幅だけでなく利得にも変化が生じ、等価増幅回路の出力には一定レベルの信号を得ることができなかった。

本発明は、光信号のビットレートの変化に応じて帯域幅を自動調整すると共に、一定レベルの出力を得ることができる光受信器の等価増幅回路を提供することを目的とする。

〔課題を解決するための手段〕

第1図は、本発明の原理ブロック図である。

図において、帯域幅可変前置増幅器11は、制御信号に応じて帰還抵抗値を可変し、入力信号の帯域幅を設定する。

〔実施例〕

以下、図面に基づいて本発明の実施例について詳細に説明する。

第2図は、本発明の一実施例を示す図である。

図において、フォトダイオード21および抵抗器22から構成される受光部23から出力される信号は、反転増幅器24およびこれに並列に接続された可変抵抗素子25から構成される前置増幅器26に入力される。前置増幅器26の出力は、さらに主増幅器27を介して次段に出力される。また、前置増幅器26の出力は、その出力信号のビットレートを検出するビットレート検出回路28を介して前置増幅器26の入力に接続される。

ここで、本発明の特徴とする構成は、本実施例では前置増幅器26の出力信号のピーク値を検出するピーク検出回路29を接続し、その出力を主増幅器27の利得制御入力端子に接続するところにある。

ビットレート検出回路28は前置増幅器26の出力信号のビットレートに応じた電圧を発生する。

前置増幅器26では、その電圧に応じて可変抵抗素子25の抵抗値が変化し、帰還量が変化する。で、その帯域幅および利得が変化する。

ピーク検出回路29は、前置増幅器26の出力信号のピーク値に基づいてその利得の変化に伴うレベル変動分を検出し、その検出結果を主増幅器27の利得制御端子に与える。主増幅器27では、利得制御端子に与えられた信号に応じて出力信号のレベルを一定に保持する制御を行う。

このように、本実施例によれば、光信号のビットレートに応じた帯域幅を得るために前置増幅器の帰還抵抗値を変更した場合にも、一定レベルの出力信号を得ることができる。また、伝送路および受光部で生じるレベル変動も同様に吸収して、一定レベルの出力信号を得ることが可能となる。

(発明の効果)

上述したように、本発明によれば、光信号のビットレートに応じて帯域幅を自動的に変えと共に、一定レベルの出力信号を得ることができる光

受信器の等価増幅回路を実現することができる。

したがって、広範囲なビットレートの入力光信号に使用することができ、回路の無調整化が可能になるのでコストの低減をはかることができる。

4. 図面の簡単な説明

第1図は本発明の原理ブロック図、

第2図は本発明の一実施例を示す図である。

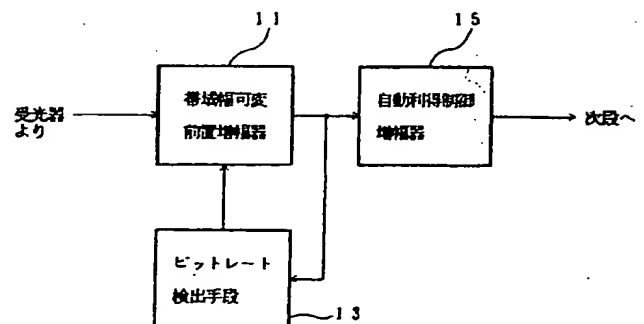
図において、

- 11は帯域幅可変前置増幅器、
- 13はビットレート検出手段、
- 15は自動利得制御手段、
- 21はフォトダイオード、
- 22は抵抗器、
- 23は受光部、
- 24は反転増幅器、
- 25は可変抵抗素子、
- 26は前置増幅器、
- 27は主増幅器、

28はビットレート検出回路、

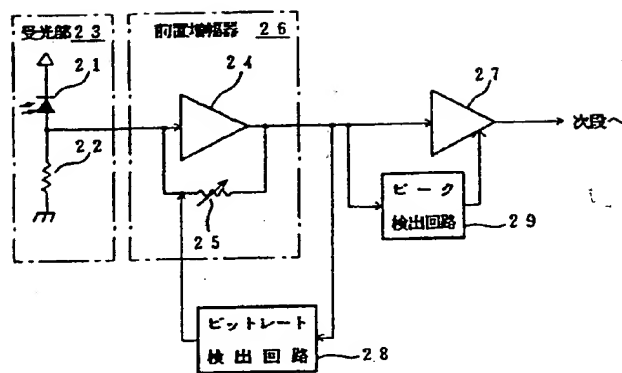
29はピーク検出回路である。

特許出願人 富士通株式会社
代理人 弁理士 古谷 史 旺



本発明の原理ブロック図

第 1 図



本発明の一実施例を示す図

第 2 図